

## INFORMAZIONI PERSONALI

## Gabriele Miorandi



✉ [gabriele.miorandi@unife.it](mailto:gabriele.miorandi@unife.it)

Dottorando presso il dipartimento di Ingegneria dell'Università di Ferrara

ESPERIENZA  
PROFESSIONALE

2015 - 2016

**ASSISTENTE ALLA DIDATTICA PRESSO IL DIPARTIMENTO DI INGEGNERIA DELL'UNIVERSITÀ DI FERRARA**

Corso di ANALISI E SINTESI DEI CIRCUITI DIGITALI

- **Docente responsabile del corso:** Favalli Michele

2013

**ASSISTENTE ALLA RICERCA PRESSO IL DIPARTIMENTO DI INGEGNERIA DELL'UNIVERSITÀ DI FERRARA**

Presso il gruppo di ricerca MPSOC diretto dal Prof. Davide Bertozzi

- Progettazione e sintesi di circuiti integrati digitali.
- Sviluppo di circuiti integrati su FPGA.

## ISTRUZIONE E FORMAZIONE

2009 - 2012

**INGEGNERIA E TECNOLOGIE PER LE TELECOMUNICAZIONI E L'ELETTRONICA**

Università degli Studi di FERRARA – Dipartimento di INGEGNERIA

Laurea specialistica (2 anni)

- **Tesi:** Progettazione di una architettura gerarchica di tipo "Sea-of-Switches" e relativo controllore per la riconfigurazione dinamica di un FPGA.

2005 - 2009

**INGEGNERIA ELETTRONICA**

Università degli Studi di PADOVA – Facoltà di INGEGNERIA

Laurea di primo livello (3 anni)

- **Tesi:** Tecniche di Viterbi per la decodifica su FPGA.

## STUDI PRE-UNIVERSITARI

**MATURITÀ TECNICA INDUSTRIALE**

Anno di maturità : 2005

Diploma Italiano

## COMPETENZE PERSONALI

Lingua madre Italiano

Altre lingue

	COMPRESIONE		PARLATO		PRODUZIONE SCRITTA
	Ascolto	Lettura	Interazione	Produzione orale	
Inglese	B2	B2	B1	B1	B2
Portoghese	B2	B2	B2	B2	B1

Livelli: A1/2 Livello base - B1/2 Livello intermedio - C1/2 Livello avanzato  
 Quadro Comune Europeo di Riferimento delle Lingue

Competenze informatiche

- **Sistemi operativi:** Buona
- **Programmazione:** Molto buona
- **Elaborazione testi:** Ottima
- **Fogli elettronici:** Ottima
- **Gestori database:** Nessuna
- **Disegno al computer (CAD):** Buona
- **Navigazione in Internet:** Buona
- **Realizzazione siti Web:** Buona
- **Reti di Trasmissione Dati:** Limitata
- **Multimedia:** Buona
- **Conseguimento di ECDL:** NO
- **Linguaggi di programmazione:** Java, C, Assembly

Altre competenze

- **Sistemi operativi conosciuti:** Windows, Linux
- **Altri linguaggi di descrizione hardware:** VHDL/Verilog, SystemC, AWL per PLC.
- **Altri programmi ed applicazioni conosciute:** Synopsys tools, Cadence SoC Encounter, Xilinx ISE suite, ModelSim, MaTlab, LabVIEW, PSPICE, Orcad, Latex.

Patente di guida

A1 - B

## ULTERIORI INFORMAZIONI

Pubblicazioni

- [1] Lorenzo Zuolo, **Gabriele Miorandi**, Cristian Zambelli, Piero Olivo and Davide Bertozzi. "**System Interconnect Extensions For Fully Transparent Demand Paging In Low-Cost MMU-less Embedded Systems**". **Best paper award** in *International Symposium on System on Chip (ISSoC-13)*, Tampere, Finland, (October 2013).
- [2] Milos Krstic, Xin Fan, Eckhard Grass, Luca Benini, M. R. Kakoe, Christoph Heer, Birgit Sanders, Alessandro Strano, **Gabriele Miorandi**, Alberto Ghiribaldi and Davide Bertozzi. "**Silicon Validation of GALS Methods and Architectures in State-of-the-Art CMOS Process**". In *Advancing Embedded Systems and Real-Time Communications with Emerging Technologies*, pp 420-447. Published by IGI Global (April 2014).
- [3] Ernesto Cristopher Villegas Castillo, **Gabriele Miorandi** and Wang Jiang Chau. "**DyAFNoC: Characterization and Analysis of a Dynamically Reconfigurable NoC using a DOR-based Deadlock-Free Routing Algorithm**". In *Proceedings of the 8<sup>th</sup> IEEE/ACM International Symposium on Networks-on-Chip (NoCS-14)*, Ferrara, Italia (September 2014).
- [4] **Gabriele Miorandi**, Alberto Ghiribaldi, Steven M. Nowick and Davide Bertozzi. "**Crossbar Replication vs. Sharing for Virtual Channel Flow Control in Asynchronous NoCs: a Comparative Study**". In *Proceedings of the 22<sup>nd</sup> IFIP/IEEE International Conference on Very Large Scale Integration and System-on-Chip (VLSI-SoC-14)*, Playa del Carmen, Mexico (October 2014).

## Pubblicazioni

- [5] Ernesto Cristopher Villegas Castillo, **Gabriele Miorandi** and Wang Jiang Chau. "**Dynamically Reconfigurable NoC using a Deadlock-Free Flexible Routing Algorithm with a Low Hardware Implementation Cost**". In Proceedings of the *6<sup>th</sup> IEEE Latin American Symposium on Circuits and Systems (LASCAS)*, Montevideo, Uruguay, (February 2015).
- [6] Ernesto Cristopher Villegas Castillo, **Gabriele Miorandi**, Davide Bertozzi and Wang Jiang Chau. "**DyAFNoC: Dynamically Reconfigurable NoC Characterization Using a Simple Adaptive Deadlock-Free Routing Algorithm with a Low Implementation Cost**". In the *11th International Symposium in Applied Reconfigurable Computing (ARC15)*, Bochum, Germany, (April 2015).
- [7] **Gabriele Miorandi**, Davide Bertozzi and Steven M. Nowick. "**Increasing Impartiality and Robustness in High-Performance N-Way Asynchronous Arbiters**". **Best paper candidate** in the *21<sup>st</sup> Intl. Symposium on Asynchronous Circuit and Systems (ASYNC15)*, Silicon Valley, USA, (May 2015).
- [8] **Gabriele Miorandi**, Mahdi Tala, Marco Balboni, Luca Ramini and Davide Bertozzi. "**Evolutionary vs. Revolutionary Interconnect Technologies for Future Low-Power Multi-Core Systems**". Proceedings of the 1st International Workshop on Advanced Interconnect Solutions and Technologies for Emerging Computing Systems (AISTECS), Prague, Czech Republic, (Jan 2016).
- [9] **Gabriele Miorandi**, Alberto Celin, Michele Favalli and Davide Bertozzi. "**A Built-In Self-Testing Framework for Asynchronous Bundled-Data NoC Switches Resilient to Delay Variations**". To be presented at the 10th International IEEE/ACM International Symposium on Networks-on-Chip (NoCS-16), Nara, Japan, (Sept 2016).

## Esperienza all'estero

- **Durata:** 8mesi (Marzo-Ottobre 2012).
- **Descrizione:** Tesi di Laurea di secondo grado sviluppata presso il LME (Laboratório de MicroEletrônica) della **Scuola Politecnica dell'Università di San Paolo** nell'ambito del progetto di mobilità individuale '*Atlante*'.
- **Principali obiettivi:** Sviluppo di un sistema di interconnessioni basato su NoC e di sistemi di routing per la riconfigurazione dinamica di FPGA.
- **Durata:** 5 mesi (Maggio-Settembre 2014).
- **Descrizione:** Internship presso **Columbia University in the City of New York** nell'ambito del progetto '*Bando Giovani Ricercatori*'.
- **Principali obiettivi:** Sviluppo di sistemi asincroni per l'arbitraggio di risorse condivise.

## Altre esperienze

- **STM 28nm FDSOI training (UE funded):** Tenuto presso ST Microelectronics - Grenoble - Francia (18-19 Maggio 2016).

Il sottoscritto acconsente, ai sensi del D. Lgs 30/06/2003 n. 196, al trattamento dei propri dati personali

Il sottoscritto acconsente alla pubblicazione del presente curriculum vitae sul sito dell'Università di Ferrara.